



BT
02-11-02

Attorney Docket No. 1614.1181

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Hideo MIYAKE, et al.

Application No.: 09/938,496

Group Art Unit: 2121

Filed: August 27, 2001

Examiner: Unassigned

For: COMPUTER AND CONTROL METHOD OF THE COMPUTER

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

RECEIVED

Assistant Commissioner for Patents
Washington, D.C. 20231

JAN 23 2002

Technology Center 2100

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s)
herewith a certified copy of the following foreign application:

Japanese Patent Application No. 2000-386032

Filed: December 19, 2000

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing
date(s) as evidenced by the certified papers attached hereto, in accordance with the
requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: January 18, 2002

By: 

H. J. Staas
Registration No. 22,010

700 11th Street, N.W., Ste. 500
Washington, D.C. 20001
(202) 434-1500



日本国特許庁
JAPAN PATENT OFFICE

09/938496

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2000年12月19日

出願番号
Application Number:

特願2000-386032

出願人
Applicant(s):

富士通株式会社

RECEIVED

JAN 23 2002

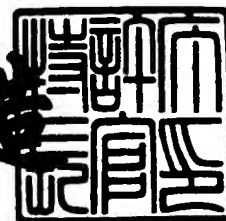
Technology Center 2100

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 8月17日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3073992

【書類名】 特許願

【整理番号】 0041128

【提出日】 平成12年12月19日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 G06F 9/312

【発明の名称】 計算機とその制御方法

【請求項の数】 9

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 三宅 英雄

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 須賀 敦浩

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 中村 泰基

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100070150

【住所又は居所】 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデンプレイスタワー32階

【弁理士】

【氏名又は名称】 伊東 忠彦

【電話番号】 03-5424-2511

【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704678

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 計算機とその制御方法

【特許請求の範囲】

【請求項 1】 割り込み処理を行う計算機であって、

前記プログラムに記された命令の実行途中で前記割り込み処理を行う必要が生じた場合には、前記割り込み処理を開始する時点におけるデータを保持するデータ保持手段を備えたことを特徴とする計算機。

【請求項 2】 前記データ保持手段は複数個並設される請求項 1 に記載の計算機。

【請求項 3】 各々の前記データ保持手段に対応して設けられ、前記データを保持しているか否かを示す複数の有効フラグをさらに備えた請求項 2 に記載の計算機。

【請求項 4】 データを記憶する記憶手段をさらに備え、前記データ保持手段は、前記記憶手段へデータを書き込むことを要求するストア命令の実行途中において割り込みが発生した時点において、前記記憶手段への書き込み対象とされるデータを保持する請求項 1 に記載の計算機。

【請求項 5】 前記データ保持手段は、前記割り込み処理の起因となる命令の命令アドレスをさらに保持する請求項 4 に記載の計算機。

【請求項 6】 前記データ保持手段は、前記割り込み処理の要因を示すデータをさらに保持する請求項 4 に記載の計算機。

【請求項 7】 前記データ保持手段は、前記記憶手段に対するデータの読み書きを要求するロード命令又はストア命令の実行途中において割り込みが発生した場合には、前記ロード命令又はストア命令の実効アドレスをさらに保持する請求項 4 に記載の計算機。

【請求項 8】 割り込み処理を行うよう計算機を制御する方法であって、

前記プログラムに記された命令の実行途中で前記割り込み処理を行う必要が生じた場合には、前記割り込み処理を開始する時点において生成されているデータを保持させるステップを有することを特徴とする計算機の制御方法。

【請求項 9】 前記ステップでは、前記計算機に付設された記憶手段へデー

タを書き込むことを要求するストア命令の実行途中において割り込みが発生した時点において、前記記憶手段への書き込み対象とされるデータを保持させる請求項 8 に記載の計算機の制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、計算機とその制御方法に関するものである。

【0002】

【従来の技術】

一般的に、計算機システムではプログラムに記述されていないか、あるいは記述できない不測の事態に対処する必要があり、またハードウェアやプログラムにおける本来の機能以外の動作（異常、エラー、例外等）を検出して、それに対処する必要がある。また、ハードウェア機構と基本ソフトウェア（特にOS）間の通信手段を提供すると共に、共用ハードウェア資源（プロセッサ、メモリ等）における利用要求の競合をスケジューリングして、それらの効率的な利用を図る必要がある。

【0003】

また、計算機システムでは、互いに非同期に動作している資源（例えば、プロセッサと入出力装置、あるいはネットワーク接続されたプロセッサ相互）を通信等のために、あるタイミングで同期させる必要もある。

【0004】

従ってこれらのことから、計算機システムでは本来の、すなわちプログラムとして明示される命令の実行順序を強制的に、かつ動的に変える手段として以下のような割り込み動作を実行することとされる。

【0005】

一般的に、計算機システムにおいて該割り込み動作が発生すると、まず、本来の（プログラムとして明示される）命令実行順序とは別の割り込み処理へ制御フローが分岐する。そして次に、「割り込みハンドラ」とも呼ばれる割り込み処理プログラムを実行し、該プログラムの末尾に記されている割り込み復帰手順に従

って、本来実行していたプログラムの実行順序に復帰する。

【0006】

ここで一般に、本来の（プログラムとして明示される）命令実行順序とは別の割り込み処理へ制御フローが分岐する際においては、ハードウェアにより実行中の命令を中断して無効化する処理が行われる。従って、割り込まれた（無効となった、あるいは中断した）命令の影響を取り除く「回復」動作と、割り込まれた該命令を再実行する「再開」動作が必要とされる。

【0007】

一方、上記「割り込み動作」は、「正確な割り込み（precise interrupt）」と「不正確な割り込み（imprecise interrupt）」に大別できる。ここで、「正確な割り込み」とは回復が正しく行われ、かつ、割り込まれた命令が再開可能であることを保証できる割り込みであり、「不正確な割り込み」とは何らかの理由で計算機の状態を十分に回復できなかったり、再開可能であることを保証できない割り込みである。

【0008】

従って、本来の（プログラムとして明示される）命令実行順序とは別の割り込み処理へ制御フローが分岐する際において、正確な割り込みでは回復や再開の処理が完全に行われ、不正確な割り込みでは回復や再開の処理が完全には行われない。

【0009】

また、計算機システムの処理性能を向上させるため、複数の命令を同時に実行させるような制御方式として、パイプライン方式やスーパースカラ方式が採用されている。このような制御方式においては、複数の命令において同時に割り込みが発生する可能性があるため、正確な割り込みを実現するためには、（１）割り込みが発生する可能性がある命令を実行している際に、その後続の命令の実行を抑止したり、（２）プログラムの実行の際において最初に発生した割り込みを受理し、後続する命令の実行及び割り込みの発生を無効化するという処理が必要とされる。

【0010】

そして、上記（１）の動作は、割り込みを発生する可能性がある命令を実行している際に命令発行部をインターロックさせることで実現され、（２）の動作は、マイク・ジョンソンによる「スーパースカラ・プロセッサマイクロプロセッサ設計における定量的アプローチ」（日経ＢＰ出版センター，１９９４）に記されているように、チェックポイント回復（checkpoint repair）、ヒストリ・バッファ（history buffer）、リオーダ・バッファ（reorder buffer）、フューチャ・ファイル（future file）といった例外回復機構を設けることで実現される。

【００１１】

以下において、従来の計算機の一例を説明する。図１は、従来の計算機の構成を示す図である。図１に示されるように、従来の計算機はメモリ１と命令読み出し部３、命令実行部５、レジスタ制御部６、及び割り込み制御部７とを備えている。そして、命令読み出し部３は命令読み出し制御部９と命令語レジスタ（ＩＲ）１１及びプログラムカウンタ（ＰＣ）１３を含み、命令実行部５は命令デコード部１５と命令発行確認部１７，１８、ＯＲ回路１９，２１、セクタ２３、ロード命令実行部２５、ストア命令実行部２７、演算命令実行部２９、他命令実行部３１、浮動小数点ロード命令実行部３３、浮動小数点ストア命令実行部３５、及び浮動小数点演算命令実行部３７を含む。

【００１２】

また、レジスタ制御部６はレジスタ（ＰＣＳＲ）３９とレジスタ（ＥＰＳＲ）４１、レジスタ（ＰＳＲ）４３、汎用レジスタ４５、及び浮動小数点レジスタ４７を含む。そして、割り込み制御部７は割り込み制御回路４９を含む。

【００１３】

ここで、命令読み出し部３は、プログラムカウンタ１３が示す命令語をメモリ１より読み出して命令実行部５へ供給し、命令実行部５は供給された該命令を実行する。なお、プログラムカウンタ１３は、命令語のアドレスを示す。

【００１４】

また、レジスタ制御部６は、命令実行部５と命令読み出し部３及び割り込み制御部７によるデータの読み書きの制御を行う。

【００１５】

より具体的には、命令読み出し制御部 9 は、プログラムカウンタ 1 3 が示す命令語をメモリ 1 より読み出し、命令語レジスタ 1 1 へ書き込む。また、命令実行部 5 より分岐先アドレスが供給されるか、割り込み制御部 7 より割り込みあるいは例外に対応する分岐先アドレスが供給された場合、その値をプログラムカウンタ 1 3 へ書き込む。なお、それ以外の場合は、次の命令語を示すべくプログラムカウンタ 1 3 をインクリメントする。また、命令語を読み出す際に割り込みを検出した場合は、その旨を割り込み制御回路 4 9 へ通知する。そして、命令発行確認部 1 7, 1 8 から命令発行抑止通知を受け取った場合は、命令発行抑止通知が解除されるまで命令読み出し動作を停止する。

【 0 0 1 6 】

また、命令デコード部 1 5 は、命令語レジスタ 1 1 から供給された命令を解析し、セレクタ 2 3 を介して対応する命令実行部へ命令を供給する。そして、ロード命令が供給された場合にはロード命令実行部 2 5 へ供給し、ストア命令が供給された場合にはストア命令実行部 2 7 へ供給し、演算命令が供給された場合には演算命令実行部 2 9 へ供給し、分岐命令が供給された場合には他命令実行部 3 1 へ供給する。

【 0 0 1 7 】

また、PCSR読み出し命令やPCSR書き込み命令、EPSR読み出し命令やEPSR書き込み命令が供給された場合には、いずれも他命令実行部 3 1 へ供給する。さらに、浮動小数点ロード命令が供給された場合には浮動小数点ロード命令実行部 3 3 へ供給し、浮動小数点ストア命令が供給された場合には浮動小数点ストア命令実行部 3 5 へ供給し、浮動小数点演算命令が供給された場合には浮動小数点演算命令実行部 3 7 へ供給する。

【 0 0 1 8 】

また、セレクタ 2 3 はさらに命令発行確認部 1 7, 1 8 から命令発行抑止通知を受け取った場合には、命令実行部への命令の供給を抑止する。そして、命令発行確認部 1 7 は、注目している命令が実行中の命令に依存せず独立に実行可能であるか否かを確認し、依存関係があるため独立に実行できない場合には命令発行抑止通知を命令読み出し制御部 9 や命令デコード部 1 5 へ供給する。また、依存

関係にある該命令の実行が完了した場合には、命令発行抑止通知を解除する。

【0019】

また同様に、命令発行確認部18は、割り込みを発生する可能性がある命令を実行しているか否かを確認し、割り込みを発生する可能性がある命令を実行している場合には命令発行抑止通知を命令読み出し制御部9や命令デコード部15へ供給する。また、割り込みを発生する可能性がある該命令の実行が完了した場合には、命令発行抑止通知を解除する。

【0020】

一方、ロード命令実行部25は、ロード命令が供給された場合、汎用レジスタ45から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ1内の領域からデータを読み出し、その結果を汎用レジスタ45へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路49へ通知する。また、命令実行完了時には、その旨を命令発行確認部17、18へ通知する。

【0021】

また、ストア命令実行部27は、ストア命令が供給された場合、汎用レジスタ45から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ1内の領域へ汎用レジスタ45から読み出したデータを書き込む。なお、このようにしてメモリ1へ書き込まれたデータを「ストアデータ」と呼ぶ。また、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路49へ通知する。そして、命令実行完了時には、その旨を命令発行確認部17、18へ通知する。

【0022】

また、演算命令実行部27は、演算命令が供給された場合、汎用レジスタ45から読み出した値に基づき演算を行い、その結果を汎用レジスタ45へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路49へ通知する。また、命令実行完了時には、その旨を命令発行確認部17、18へ通知する。

【0023】

また、他命令実行部 3 1 は、分岐命令が供給された場合、分岐先アドレスをプログラムカウンタ 1 3 へ供給する。また、割り込み復帰命令が供給された場合には、E P S R 4 1 の値を P S R 4 3 へ書き込み、P C S R 3 9 から読み出されたデータを分岐先のアドレスとしてプログラムカウンタ 1 3 へ供給する。

【 0 0 2 4 】

また、P C S R 読み出し命令が供給された場合、P C S R 3 9 に格納されているデータを読み出して汎用レジスタ 4 5 へ書き込み、P C S R 書き込み命令が供給された場合、汎用レジスタ 4 5 から読み出したデータを P C S R 3 9 へ書き込む。また、P S R 読み出し命令が供給された場合、P S R 4 3 に格納されているデータを読み出して汎用レジスタ 4 5 へ書き込み、P S R 書き込み命令が供給された場合、汎用レジスタ 4 5 から読み出したデータを P S R 4 3 へ書き込む。

【 0 0 2 5 】

そしてさらに、E P S R 読み出し命令が供給された場合、E P S R 4 1 に格納されているデータを読み出して汎用レジスタ 4 5 へ書き込み、E P S R 書き込み命令が供給された場合、汎用レジスタ 4 5 から読み出したデータを E P S R 4 1 へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 4 9 へ通知する。また、命令実行完了時には、その旨を命令発行確認部 1 7, 1 8 へ通知する。

【 0 0 2 6 】

一方、浮動小数点ロード命令実行部 3 3 は、浮動小数点ロード命令が供給された場合、汎用レジスタ 4 5 から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1 内の領域からデータを読み出し、その結果を浮動小数点レジスタ 4 7 へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 4 9 へ通知する。また、命令実行完了時には、その旨を命令発行確認部 1 7, 1 8 へ通知する。

【 0 0 2 7 】

また、浮動小数点ストア命令実行部 3 5 は、浮動小数点ストア命令が供給された場合、汎用レジスタ 4 5 から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1 内の領域へ浮動小数点レジスタ 4 7 から読み出したデー

タを書き込む。なお、このようにしてメモリ1へ書き込まれたデータを「ストアデータ」と呼ぶ。また、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路49へ通知する。そして、命令実行完了時には、その旨を命令発行確認部17, 18へ通知する。

【0028】

また、浮動小数点演算命令実行部37は、浮動小数点演算命令が供給された場合、浮動小数点レジスタ47から読み出した値に基づき演算を行い、その結果を浮動小数点レジスタ47へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路49へ通知する。また、命令実行完了時には、その旨を命令発行確認部17, 18へ通知する。

【0029】

また、PCSR39は、割り込みから復帰する命令アドレスを保持するレジスタであり、割り込み発生時に該アドレスが設定される。そして、PSR43は計算機の動作状態(state)を保持するレジスタであり、EPSR41は割り込み発生前の計算機の動作状態(state)を保持するレジスタであって割り込み発生時に設定されるものである。

【0030】

一方、割り込み制御回路49は、命令読み出し制御部9あるいは命令実行部5から供給された割り込み通知に基づいて、割り込みからの復帰先を示す命令アドレスをPCSR39へ、割り込み発生前の動作状態をEPSR41へ、発生した割り込みに対応する計算機の動作状態をPSR43へ書き込む。また、発生した割り込みに対応する分岐先アドレスをプログラムカウンタ13へ供給する。

【0031】

ここで、以上のような従来の計算機において正確な割り込みを実現するため、割り込みを発生する可能性がある命令を実行している際において命令発行部をインターロックさせると、ハードウェアの有効稼働率は下がり、計算機システムの処理性能が低減するという問題があった。

【0032】

また、正確な割り込みを実現するための例外回復機構を設けた場合には、ハー

ドウェアの有効稼働率の低下は回避できるものの、回路規模が増大するという問題があった。

【 0 0 3 3 】

【発明が解決しようとする課題】

本発明は、上述の問題を解消するためになされたもので、簡易な構成によりハードウェアの有効稼働率を下げることなく割り込み処理を実行する計算機とその制御方法を提供することを目的とする。

【 0 0 3 4 】

【課題を解決するための手段】

上記の目的は、割り込み処理を行う計算機であって、プログラムに記された命令の実行途中で割り込み処理を行う必要が生じた場合には、割り込み処理を開始する時点におけるデータを保持するデータ保持手段を備えたことを特徴とする計算機を提供することにより達成される。

【 0 0 3 5 】

このような手段によれば、割り込み処理を行う必要が生じた場合には、その時点のデータがデータ保持手段により保持されるため、割り込みが生じる前の命令を再実行する必要が回避され、割り込み処理後の動作を効率的に継続することができる。

【 0 0 3 6 】

ここで、データ保持手段を複数個並設すれば、割り込みが発生し得る複数の命令を並列的に実行することができる。また、各々のデータ保持手段に対応して設けられ、データを保持しているか否かを示す複数の有効フラグをさらに備えることにより、有効フラグの値に応じた高速な動作を実現することができる。

【 0 0 3 7 】

そして例えばデータ保持手段は、ストア命令の実行途中における割り込み発生時において記憶手段への書き込み対象とされているデータや、割り込み処理の起因となる命令の命令アドレス、割り込み処理の要因を示すデータあるいは実効アドレスを保持するものとすることができる。

【 0 0 3 8 】

【発明の実施の形態】

以下において、本発明の実施の形態を図面を参照して詳しく説明する。なお、図中同一符号は同一又は相当部分を示す。

〔実施の形態 1〕

図 2 は、本発明の実施の形態 1 に係る計算機の構成を示す図である。図 2 に示されるように、本実施の形態 1 に係る計算機は、図 1 に示された従来の計算機と以下の点で相違するものである。

【0039】

まずレジスタ制御部 60 は、命令実行部 50 に含まれた他命令実行部 52 と割り込み制御部 70 に含まれた割り込み制御回路 61 とに接続される EPCR53 と ESR55、EAR57、及び EDR59 を備える。また、命令実行部 50 に含まれた命令デコード部 15 の代わりに命令デコード部 54 を備え、命令発行確認部 18 の代わりに命令発行確認部 51 を備える。

【0040】

ここで、本実施の形態 1 に係る命令デコード部 54 は、EPCR読み出し命令や EPCR書き込み命令、ESR読み出し命令や ESR書き込み命令、EAR読み出し命令や EAR書き込み命令、EDR読み出し命令や EDR書き込み命令が供給された場合には、いずれもセクタ 23 を介して該命令を他命令実行部 52 へ供給する。

【0041】

また、命令発行確認部 51 は、割り込みを発生する可能性がある命令を実行しているか否かを確認し、割り込みを発生する可能性がある命令を実行しており、かつ注目する命令が割り込みを発生する可能性がある命令である場合には、命令発行抑止通知を命令読み出し制御部 9 や命令デコード部 54 へ供給する。また、割り込みを発生する可能性がある該命令の実行が完了した場合には、命令発行抑止通知を解除する。

【0042】

また、他命令実行部 52 は、分岐命令が供給された場合、分岐先アドレスをプログラムカウンタ 13 へ供給する。また、割り込み復帰命令が供給された場合に

は、E P S R 4 1 の値を P S R 4 3 へ書き込み、P C S R 3 9 から読み出されたデータを分岐先のアドレスとしてプログラムカウンタ 1 3 へ供給する。

【 0 0 4 3 】

また、E P C R 読み出し命令が供給された場合、E P C R 5 3 に格納されているデータを読み出して汎用レジスタ 4 5 へ書き込み、E P C R 書き込み命令が供給された場合、汎用レジスタ 4 5 から読み出したデータを E P C R 5 3 へ書き込む。また、E S R 読み出し命令が供給された場合、E S R 5 5 に格納されているデータを読み出して汎用レジスタ 4 5 へ書き込み、E S R 書き込み命令が供給された場合、汎用レジスタ 4 5 から読み出したデータを E S R 5 5 へ書き込む。

【 0 0 4 4 】

そしてさらに、E A R 読み出し命令が供給された場合、E A R 5 7 に格納されているデータを読み出して汎用レジスタ 4 5 へ書き込み、E A R 書き込み命令が供給された場合、汎用レジスタ 4 5 から読み出したデータを E A R 5 7 へ書き込む。

【 0 0 4 5 】

また、E D R 読み出し命令が供給された場合、E D R 5 9 に格納されているデータを読み出して汎用レジスタ 4 5 へ書き込み、E D R 書き込み命令が供給された場合、汎用レジスタ 4 5 から読み出したデータを E D R 5 9 へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 6 1 へ通知する。また、命令実行完了時には、その旨を命令発行確認部 1 7, 5 1 へ通知する。

【 0 0 4 6 】

また、E P C R 5 3 は割り込みの起因となった命令の命令アドレスを保持するレジスタであり、E S R 5 5 は割り込み要因を示すデータを保持するレジスタであって、共に割り込み発生時に設定される。また、E A R 5 7 はロード命令やストア命令、浮動小数点ロード命令、浮動小数点ストア命令の実効アドレスを保持するレジスタであり、ロード命令やストア命令、浮動小数点ロード命令、浮動小数点ストア命令による割り込み発生時に設定される。

【 0 0 4 7 】

また、EDR 59はストア命令や浮動小数点ストア命令の実行の際におけるストアデータを保持するレジスタであり、ストア命令や浮動小数点ストア命令による割り込み発生時に設定される。

【0048】

そして、割り込み制御部61は、命令読み出し制御部9あるいは命令実行部50から供給された割り込み通知に基づいて、割り込みからの復帰先を示す命令アドレスをPCSR39へ、割り込み発生前の動作状態をEPSR41へ、発生した割り込みに対応する計算機の動作状態をPSR43へ、割り込みの起因となった命令（以下単に、「割り込み起因命令」ともいう。）の命令アドレスをEPCR53へ、割り込み要因を示すデータをESR55へ書き込む。また、割り込み起因命令がロード命令やストア命令、浮動小数点ロード命令、あるいは浮動小数点ストア命令であった場合には、その実効アドレスをEAR57へ書き込み、割り込み起因命令がストア命令や浮動小数点ストア命令であった場合には、該ストアデータをEDR59へ書き込む。さらに、発生した割り込みに対応する分岐先アドレスをプログラムカウンタ13へ供給する。

【0049】

そして、本実施の形態1に係る計算機においては、割り込み動作において上記EPCR53やESR55、EAR57、及びEDR59を、以下の表1に示されるように各命令毎に対応付けて用いることができる。なお、表1における白丸は、左欄に示された各命令の実行中に割り込みが発生した場合に、データの格納先とするレジスタを示すものであって、以下の表3においても同様である。

【0050】

【表 1】

命令実行部	命令種別	EPCR	ESR	EAR	EDR
ロード命令実行部	ロード命令	○	○	○	—
ストア命令実行部	ストア命令	○	○	○	○
演算命令実行部	演算命令	○	○		
浮動小数点ロード命令実行部	浮動小数点ロード命令	○	○	○	—
浮動小数点ストア命令実行部	浮動小数点ストア命令	○	○	○	○
浮動小数点演算命令実行部	浮動小数点演算命令	○	○	—	—
他命令実行部	その他の命令	○	○	—	—

すなわち、上記表 1 に示されるように、演算命令や浮動小数点演算命令、その他の命令の実行に際して割り込みが発生した時には、割り込みを回復（あるいは再開）する際に必要とされる情報として割り込み起因命令の命令アドレスが E P C R 5 3 へ保持されると共に、割り込み要因を示すデータが E S R 5 5 に保持される。また、ロード命令や浮動小数点ロード命令の実行に際して割り込みが発生した時には、割り込みを回復（あるいは再開）する際に必要とされる情報としてさらに、実効アドレスが E A R 5 7 へ保持される。そして、ストア命令や浮動小数点ストア命令の実行に際して割り込みが発生した時には、割り込みを回復（あるいは再開）する際に必要とされる情報としてさらに、ストアデータが E D R 5 9 へ保持される。

【0 0 5 1】

そして、本実施の形態 1 に係る計算機においては、割り込み動作の際に上記のように保持された各情報を適宜読み出すことにより、該割り込みの回復（あるいは再開）を容易に実現することができる。

【0 0 5 2】

以下において、本実施の形態 1 に係る計算機における割り込み処理プログラムの実行による動作を、図 3 に示されたフローチャートを参照しつつ説明する。まずステップ S 1 では、コンテキストを退避する。そして、ステップ S 2 では、他命令実行部 5 2 が供給された E S R 読み出し命令に応じて、E S R 5 5 から割り

込み要因データを読み出す。次に、ステップS3では、他命令実行部52は該割り込み要因データを参照して、該割り込みがロード命令や浮動小数点ロード命令に起因するものであるか否か判断する。そして、該割り込みがロード命令や浮動小数点ロード命令に起因するものであると判断した場合にはステップS4へ進み、該割り込みがロード命令や浮動小数点ロード命令に起因しないと判断した場合にはステップS10へ進む。

【0053】

また他命令実行部52は、ステップS4でEPCR読み出し命令に応じてEPCR53から命令アドレスを読み出し、ステップS5においてEAR読み出し命令に応じてEAR57から実効アドレスを読み出す。そして、ステップS6において、上記命令アドレスと割り込み起因データ及び実効アドレスに基づいて割り込み処理を実行する。

【0054】

次に、該割り込み処理が終了した時点で、ステップS7においてコンテキストを復元し、ステップS8において割り込み復帰命令に応じて割り込み処理プログラムの実行動作から復帰する。

【0055】

一方、ステップS10においては、他命令実行部52は該割り込み要因データを参照して、該割り込みがストア命令や浮動小数点ストア命令に起因するものであるか否か判断する。そして、該割り込みがストア命令や浮動小数点ストア命令に起因するものであると判断した場合にはステップS11へ進み、該割り込みがストア命令や浮動小数点ストア命令に起因しないと判断した場合にはステップS20へ進む。

【0056】

また他命令実行部52は、ステップS11でEPCR読み出し命令に応じてEPCR53から命令アドレスを読み出し、ステップS12においてEAR読み出し命令に応じてEAR57から実効アドレスを読み出す。そしてさらに、ステップS13においてEDR読み出し命令に応じてEDR59からストア・データを読み出す。そして、ステップS14において、上記命令アドレスと割り込み起因

データ、実効アドレス及びストア・データに基づいて割り込み処理を実行し、ステップ S 7 へ進む。

【 0 0 5 7 】

また、ステップ S 2 0 において他命令実行部 5 2 は、ステップ S 2 0 で E P C R 読み出し命令に応じて E P C R 5 3 から命令アドレスを読み出し、ステップ S 1 4 へ進む。

【 0 0 5 8 】

以上より、本発明の実施の形態 1 に係る計算機によれば、E P C R 5 3 と E S R 5 5、E A R 5 7、及び E D R 5 9 を備え、割り込み処理動作から元の処理動作へ回復するために必要なデータを割り込み発生時にこれらのレジスタへ保持すると共に、保持された上記データに応じて該割り込み処理終了後に元の処理が継続されるため、簡易な構成によりハードウェアの有効稼働率を下げることなく割り込み処理を実行することができる。

〔実施の形態 2〕

図 4 は、本発明の実施の形態 2 に係る計算機の構成を示す図である。図 4 に示されるように、本発明の実施の形態 2 に係る計算機は、図 2 に示された実施の形態 1 に係る計算機と同様な構成を有するが、レジスタ制御部 6 9 には有効フラグ (E S F R) 7 1 が設けられ、それぞれ複数個並設された E P C R 7 3 と E S R 7 5 及び E A R 7 7 と E D R 7 9 とを含む点で相違するものである。

【 0 0 5 9 】

ここで、有効フラグ 7 1 と E P C R 7 3、E S R 7 5、E A R 7 7 及び E D R 7 9 はいずれも命令実行部 6 3 に含まれた他命令実行部 6 7 と、割り込み制御部 8 0 に含まれた割り込み制御回路 8 1 に接続される。なお、命令実行部 6 3 には命令発行確認部 6 5 がただ一つ設けられ、O R 回路 1 9、2 1 が含まれない点でも相違する。

【 0 0 6 0 】

上記のような構成を有する本実施の形態 2 に係る計算機において、命令デコード部 1 6 は命令語レジスタ 1 1 より供給された命令を解析し、セクタ 2 3 を介して対応する命令実行部へ命令を供給する。そして、例えば分岐命令や割り込み

復帰命令あるいは E S F R 読み出し命令や E S F R 書き込み命令が供給された場合には、それぞれ該命令を他命令実行部 6 7 へ供給する。

【 0 0 6 1 】

また、他命令実行部 6 7 は、分岐命令が供給された場合、分岐先アドレスをプログラムカウンタ 1 3 へ供給する。また、割り込み復帰命令が供給された場合には、E P S R 4 1 の値を P S R 4 3 へ書き込み、P C S R 3 9 から読み出されたデータを分岐先のアドレスとしてプログラムカウンタ 1 3 へ供給する。

【 0 0 6 2 】

また、E S F R 読み出し命令が供給された場合、E S F R 7 1 に格納されているデータを読み出して汎用レジスタ 4 5 へ書き込み、E S F R 書き込み命令が供給された場合、汎用レジスタ 4 5 から読み出したデータを E S F R 7 1 へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 8 1 へ通知する。また、命令実行完了時には、その旨を命令発行確認部 6 5 へ通知する。

【 0 0 6 3 】

ここで、有効フラグ (E S F R) 7 1 は割り込み要因データを格納する E S R 7 5 の有効フラグであり、各ビットがそれぞれのレジスタに対応して、割り込み要因データが保持されているか否かを示すものである。なお、この有効フラグ 7 1 は割り込み発生時に設定される。

【 0 0 6 4 】

そして、例えば上記のように E S R 7 5 が並設された 7 個のレジスタからなるとき、例えば第 0 ビットから第 6 ビットまでの各ビットはそれぞれのレジスタに対し、以下の表 2 に示されるように対応づけられる。

【 0 0 6 5 】

【表 2】

	第6ビット	第5ビット	第4ビット	第3ビット	第2ビット	第1ビット	第0ビット
—	ESR6	ESR5	ESR4	ESR3	ESR2	ESR1	ESR0

すなわち、表2に示されるように、例えば第0ビットが第0番目のESRに対応し、第0番目のESRに割り込み要因データが保持される場合には第0ビットが1とされる。

【0066】

次に、割り込み制御部81は、命令読み出し制御部9あるいは命令実行部63から供給された割り込み通知に基づいて、割り込みからの復帰先を示す命令アドレスをPCSR39へ、割り込み発生前の動作状態をEPSR41へ、発生した割り込みに対応する計算機の動作状態をPSR43へ、割り込み起因命令の命令アドレスをEPCR73へ、割り込み要因を示すデータをESR75へ、割り込み要因を示す該データの保持状況をESFR71へ書き込む。

【0067】

また、割り込み起因命令がロード命令やストア命令、浮動小数点ロード命令、あるいは浮動小数点ストア命令であった場合には、その実効アドレスをEAR77へ書き込み、割り込み起因命令がストア命令や浮動小数点ストア命令であった場合には、該ストアデータをEDR79へ書き込む。さらに、発生した割り込みに対応する分岐先アドレスをプログラムカウンタ13へ供給する。

【0068】

また、本実施の形態2に係る計算機において、例えばEPCR73がEPCR0からEPCR6までの7個の並設されたレジスタからなり、ESR75もESR0からESR6までの7個の並設されたレジスタからなり、EAR77はEAR3からEAR6までの4個の並設されたレジスタからなり、EDR79はEDR5及びEDR6の2個の並設されたレジスタからなる場合には、これらのレジスタを以下の表3に示されるように各命令毎に対応づけて用いることができる。

【0069】

【表 3】

命令実行部	命令種別	EPCR0 ESR0	EPCR1 ESR1	EPCR2 ESR2	EPCR3 ESR3 EAR3	EPCR4 ESR4 EAR4	EPCR5 ESR5 EAR5 EDR5	EPCR6 ESR6 EAR6 EDR6
ロード命令実行部	ロード命令				○			
ストア命令実行部	ストア命令						○	
演算命令実行部	演算命令	—	○	—	—	—	—	—
浮動小数点ロード命令実行部	浮動小数点ロード命令					○		
浮動小数点ストア命令実行部	浮動小数点ストア命令	—	—	—	—	—	—	○
浮動小数点演算命令実行部	浮動小数点演算命令	—	—	○	—	—	—	—
他命令実行部	その他の命令	○						

次に、本実施の形態 2 に係る計算機における割り込み処理プログラムの実行による動作を、ESFR 71 を用いる場合と用いない場合とに分けて図 5 から図 8 を参照しつつ説明する。まず、図 5 及び図 6 を参照して、ESFR 71 を用いな

い場合の動作を説明する。

【 0 0 7 0 】

図5に示されるように、ステップS1ではコンテキストを退避する。そして、ステップS2では、他命令実行部67が供給されたESR読み出し命令に応じて、ESR75から割り込み要因データ0を読み出す。このときステップS3で、他命令実行部67は該割り込み要因データ0が保持されているか否かを判断する。そして、保持されていると判断した場合にはステップS100へ進み、保持されていないと判断した場合にはステップS4へ進む。

【 0 0 7 1 】

ここで、ステップS100では、他命令実行部67はEPCR読み出し命令に応じてEPCR73から命令アドレス0を読み出し、ステップS101において割り込み要因データ0及び命令アドレス0に基づいて割り込み処理を実行し、ステップS4へ進む。

【 0 0 7 2 】

また、ステップS4では、他命令実行部67が供給されたESR読み出し命令に応じて、ESR75から割り込み要因データ1を読み出す。このとき、ステップS5では、他命令実行部67は該割り込み要因データ1が保持されているか否かを判断し、保持されていると判断した場合にはステップS110へ進み、保持されていないと判断した場合にはステップS6へ進む。

【 0 0 7 3 】

ここで、ステップS110では、他命令実行部67はEPCR読み出し命令に応じてEPCR73から命令アドレス1を読み出し、ステップS111において割り込み要因データ1及び命令アドレス1に基づいて割り込み処理を実行し、ステップS6へ進む。

【 0 0 7 4 】

また、ステップS6では、他命令実行部67が供給されたESR読み出し命令に応じて、ESR75から割り込み要因データ2を読み出す。このとき、ステップS7では、他命令実行部67は該割り込み要因データ2が保持されているか否かを判断し、保持されていると判断した場合にはステップS120へ進み、保持

されていないと判断した場合にはステップ S 8 へ進む。

【 0 0 7 5 】

ここで、ステップ S 1 2 0 では、他命令実行部 6 7 は E P C R 読み出し命令に応じて E P C R 7 3 から命令アドレス 2 を読み出し、ステップ S 1 2 1 において割り込み要因データ 2 及び命令アドレス 2 に基づいて割り込み処理を実行し、ステップ S 8 へ進む。

【 0 0 7 6 】

そして、ステップ S 8 では、他命令実行部 6 7 が供給された E S R 読み出し命令に応じて、E S R 7 5 から割り込み要因データ 3 を読み出す。このとき、ステップ S 9 では、他命令実行部 6 7 は該割り込み要因データ 3 が保持されているか否かを判断し、保持されていると判断した場合にはステップ S 1 3 0 へ進み、保持されていないと判断した場合にはステップ S 1 0 へ進む。

【 0 0 7 7 】

ここで、ステップ S 1 3 0 では他命令実行部 6 7 が E P C R 読み出し命令に応じて E P C R 7 3 から命令アドレス 3 を読み出し、ステップ S 1 3 1 では他命令実行部 6 7 が E A R 読み出し命令に応じて E A R 7 7 から実効アドレス 3 を読み出す。そして、ステップ S 1 3 2 では、割り込み要因データ 3 及び命令アドレス 3 及び実効アドレス 3 に基づいて割り込み処理を実行し、ステップ S 1 0 へ進む。

【 0 0 7 8 】

また、ステップ S 1 0 では、他命令実行部 6 7 が供給された E S R 読み出し命令に応じて、E S R 7 5 から割り込み要因データ 4 を読み出す。このとき、ステップ S 1 1 では、他命令実行部 6 7 は該割り込み要因データ 4 が保持されているか否かを判断し、保持されていると判断した場合にはステップ S 1 4 0 へ進み、保持されていないと判断した場合には図 6 に示されたステップ S 1 2 へ進む。

【 0 0 7 9 】

ここで、ステップ S 1 4 0 では他命令実行部 6 7 が E P C R 読み出し命令に応じて E P C R 7 3 から命令アドレス 4 を読み出し、ステップ S 1 4 1 では他命令実行部 6 7 が E A R 読み出し命令に応じて E A R 7 7 から実効アドレス 4 を読み

出す。そして、ステップS142では、割り込み要因データ4及び命令アドレス4及び実効アドレス4に基づいて割り込み処理を実行し、ステップS12へ進む。

【0080】

また、ステップS12では、他命令実行部67が供給されたESR読み出し命令に応じて、ESR75から割り込み要因データ5を読み出す。このとき、ステップS13では、他命令実行部67は該割り込み要因データ5が保持されているか否かを判断し、保持されていると判断した場合にはステップS150へ進み、保持されていないと判断した場合には図6に示されたステップS14へ進む。

【0081】

ここで、ステップS150では他命令実行部67がEPCR読み出し命令に応じてEPCR73から命令アドレス5を読み出し、ステップS151では他命令実行部67がEAR読み出し命令に応じてEAR77から実効アドレス5を読み出す。そして、ステップS152では他命令実行部67がEDR読み出し命令に応じてEDR79からストアデータ5を読み出し、ステップS153では割り込み要因データ5と命令アドレス5、実効アドレス5及びストアデータ5に基づいて割り込み処理を実行し、ステップS14へ進む。

【0082】

また、ステップS14では、他命令実行部67が供給されたESR読み出し命令に応じて、ESR75から割り込み要因データ6を読み出す。このとき、ステップS15では、他命令実行部67は該割り込み要因データ6が保持されているか否かを判断し、保持されていると判断した場合にはステップS160へ進み、保持されていないと判断した場合にはステップS16へ進む。

【0083】

ここで、ステップS160では他命令実行部67がEPCR読み出し命令に応じてEPCR73から命令アドレス6を読み出し、ステップS161では他命令実行部67がEAR読み出し命令に応じてEAR77から実効アドレス6を読み出す。そして、ステップS162では他命令実行部67がEDR読み出し命令に応じてEDR79からストアデータ6を読み出し、ステップS163では割り込

み要因データ 6 と命令アドレス 6、実効アドレス 6 及びストアデータ 6 に基づいて割り込み処理を実行し、ステップ S 1 6 へ進む。

【0084】

そして、ステップ S 1 6 においてコンテキストを復元し、ステップ S 1 7 において割り込み復帰命令に応じて割り込み処理プログラムの実行動作から復帰する。

【0085】

次に、図 7 及び図 8 を参照して、E S F R 7 1 を用いる場合の動作を説明する。まず、図 7 に示されるように、ステップ S 1 ではコンテキストを退避する。そして、ステップ S 2 では、他命令実行部 6 7 が供給された E S F R 読み出し命令に応じて、有効フラグ (E S F R) 7 1 を読み出す。このときステップ S 3 で、他命令実行部 6 7 は該有効フラグ 7 1 の第 0 ビットが 0 であるか否かを判断する。そして、0 であると判断した場合にはステップ S 4 へ進み、0 でない (すなわち 1、以下同様) と判断した場合にはステップ S 1 1 0 へ進む。

【0086】

ここで、ステップ S 1 1 0 では、他命令実行部 6 7 は E P C R 読み出し命令に応じて E P C R 7 3 から命令アドレス 0 を読み出し、ステップ S 1 1 1 において他命令実行部 6 7 は E S R 読み出し命令に応じて E S R 7 5 から割り込み要因データ 0 を読み出す。そして、ステップ S 1 1 2 において命令アドレス 0 及び割り込み要因データ 0 に基づき割り込み処理を行い、ステップ S 4 へ進む。

【0087】

また、ステップ S 4 で、他命令実行部 6 7 は有効フラグ 7 1 の第 1 ビットが 0 であるか否かを判断する。そして、0 であると判断した場合にはステップ S 5 へ進み、0 でないと判断した場合にはステップ S 1 2 0 へ進む。

【0088】

ここで、ステップ S 1 2 0 では、他命令実行部 6 7 は E P C R 読み出し命令に応じて E P C R 7 3 から命令アドレス 1 を読み出し、ステップ S 1 2 1 において他命令実行部 6 7 は E S R 読み出し命令に応じて E S R 7 5 から割り込み要因データ 1 を読み出す。そして、ステップ S 1 2 2 において命令アドレス 1 及び割り

込み要因データ 1 に基づき割り込み処理を行い、ステップ S 5 へ進む。

【 0 0 8 9 】

そして、ステップ S 5 で、他命令実行部 6 7 は有効フラグ 7 1 の第 2 ビットが 0 であるか否かを判断する。そして、0 であると判断した場合にはステップ S 6 へ進み、0 でないと判断した場合にはステップ S 1 3 0 へ進む。

【 0 0 9 0 】

ここで、ステップ S 1 3 0 では、他命令実行部 6 7 は E P C R 読み出し命令に応じて E P C R 7 3 から命令アドレス 2 を読み出し、ステップ S 1 3 1 において他命令実行部 6 7 は E S R 読み出し命令に応じて E S R 7 5 から割り込み要因データ 2 を読み出す。そして、ステップ S 1 3 2 において命令アドレス 2 及び割り込み要因データ 2 に基づき割り込み処理を行い、ステップ S 6 へ進む。

【 0 0 9 1 】

また、ステップ S 6 で、他命令実行部 6 7 は有効フラグ 7 1 の第 3 ビットが 0 であるか否かを判断する。そして、0 であると判断した場合には図 8 に示されたステップ S 7 へ進み、0 でないと判断した場合にはステップ S 1 4 0 へ進む。

【 0 0 9 2 】

ここで、ステップ S 1 4 0 では、他命令実行部 6 7 は E P C R 読み出し命令に応じて E P C R 7 3 から命令アドレス 3 を読み出し、ステップ S 1 4 1 において他命令実行部 6 7 は E S R 読み出し命令に応じて E S R 7 5 から割り込み要因データ 3 を読み出す。そして、ステップ S 1 4 2 において他命令実行部 6 7 は E A R 読み出し命令に応じて E A R 7 7 から実効アドレス 3 を読み出す。次に、ステップ S 1 4 3 において命令アドレス 3 と割り込み要因データ 3 及び実効アドレス 3 に基づき割り込み処理を行い、ステップ S 7 へ進む。

【 0 0 9 3 】

ステップ S 7 では、他命令実行部 6 7 は有効フラグ 7 1 の第 4 ビットが 0 であるか否かを判断する。そして、0 であると判断した場合にはステップ S 8 へ進み、0 でないと判断した場合にはステップ S 1 5 0 へ進む。

【 0 0 9 4 】

ここで、ステップ S 1 5 0 では、他命令実行部 6 7 は E P C R 読み出し命令に

応じてEPCR73から命令アドレス4を読み出し、ステップS151において他命令実行部67はESR読み出し命令に応じてESR75から割り込み要因データ4を読み出す。そして、ステップS152において他命令実行部67はEAR読み出し命令に応じてEAR77から実効アドレス4を読み出す。次に、ステップS153において命令アドレス4と割り込み要因データ4及び実効アドレス4に基づき割り込み処理を行い、ステップS8へ進む。

【0095】

ステップS8では、他命令実行部67は有効フラグ71の第5ビットが0であるか否かを判断する。そして、0であると判断した場合にはステップS9へ進み、0でないと判断した場合にはステップS160へ進む。

【0096】

ここで、ステップS160では、他命令実行部67はEPCR読み出し命令に応じてEPCR73から命令アドレス5を読み出し、ステップS161において他命令実行部67はESR読み出し命令に応じてESR75から割り込み要因データ5を読み出す。そして、ステップS162において他命令実行部67はEAR読み出し命令に応じてEAR77から実効アドレス5を読み出す。次に、ステップS163において他命令実行部67はEDR読み出し命令に応じてEDR79からストアデータ5を読み出し、ステップS164において命令アドレス5と割り込み要因データ5、実効アドレス5及びストアデータ5に基づき割り込み処理を行い、ステップS9へ進む。

【0097】

ステップS9では、他命令実行部67は有効フラグ71の第6ビットが0であるか否かを判断する。そして、0であると判断した場合にはステップS10へ進み、0でないと判断した場合にはステップS170へ進む。

【0098】

ここで、ステップS170では、他命令実行部67はEPCR読み出し命令に応じてEPCR73から命令アドレス6を読み出し、ステップS171において他命令実行部67はESR読み出し命令に応じてESR75から割り込み要因データ6を読み出す。そして、ステップS172において他命令実行部67はEA

R読み出し命令に応じてE A R 7 7から実効アドレス6を読み出す。次に、ステップS 1 7 3において他命令実行部6 7はE D R読み出し命令に応じてE D R 7 9からストアデータ6を読み出し、ステップS 1 7 4において命令アドレス6と割り込み要因データ6、実効アドレス6及びストアデータ6に基づき割り込み処理を行い、ステップS 1 0へ進む。

【0 0 9 9】

そして、ステップS 1 0ではコンテキストを復元し、ステップS 1 1において割り込み復帰命令に応じて割り込み処理プログラムの実行動作から復帰する。

【0 1 0 0】

以上より、本発明の実施の形態2に係る計算機によれば、それぞれ複数個並設されたE P C R 7 3とE S R 7 5及びE A R 7 7とE D R 7 9とを備え、割り込み動作から回復（あるいは元の処理を再開）する際に必要な情報をこれらのレジスタに並列的に保持することができるため、割り込みを発生する可能性がある命令の実行完了を待つことなく、割り込みが発生する可能性のある次の命令を発行することができる。従って、ハードウェアの有効稼働率をさらに上げることができる。

〔実施の形態3〕

図9は、本発明の実施の形態3に係る計算機の構成を示す図である。図9に示されるように、本実施の形態3に係る計算機は、図2に示された上記実施の形態1に係る計算機と同様な構成を有するが、レジスタ制御部9 3に含まれたE A R 9 5は命令実行部8 3に含まれたロード命令実行部8 5とストア命令実行部8 7、浮動小数点ロード命令実行部8 9及び浮動小数点ストア命令実行部9 1に接続され、E D R 9 7はストア命令実行部8 7及び浮動小数点ストア命令実行部9 1に接続される点で相違する。

【0 1 0 1】

また、割り込み制御部1 0 0に含まれた割り込み制御回路9 9はE P C R 5 3とE S R 5 5に接続され、E A R 9 5及びE D R 9 7に接続されない点で相違する。

【0 1 0 2】

上記のような構成を有する実施の形態 3 に係る計算機においては、ロード命令実行部 8 5 は、ロード命令が供給された場合、汎用レジスタ 4 5 から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1 内の領域からデータを読み出し、その結果を汎用レジスタ 4 5 へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 9 9 へ通知し、該実効アドレスを E A R 9 5 へ書き込む。また、命令実行完了時には、その旨を命令発行確認部 1 7, 5 1 へ通知する。

【 0 1 0 3 】

また、ストア命令実行部 8 7 は、ストア命令が供給された場合、汎用レジスタ 4 5 から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1 内の領域へ汎用レジスタ 4 5 から読み出したデータを書き込む。また、命令を実行する際に割り込みを検出した場合には、その旨を割り込み制御回路 4 9 へ通知し、該実効アドレスを E A R 9 5 へ、該ストアデータを E D R 9 7 へ書き込む。そして、命令実行完了時には、その旨を命令発行確認部 1 7, 5 1 へ通知する。

【 0 1 0 4 】

また、浮動小数点ロード命令実行部 8 9 は、浮動小数点ロード命令が供給された場合、汎用レジスタ 4 5 から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1 内の領域からデータを読み出し、その結果を浮動小数点レジスタ 4 7 へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 4 9 へ通知し、該実効アドレスを E A R 9 5 へ書き込む。また、命令実行完了時には、その旨を命令発行確認部 1 7, 5 1 へ通知する。

【 0 1 0 5 】

また、浮動小数点ストア命令実行部 9 1 は、浮動小数点ストア命令が供給された場合、汎用レジスタ 4 5 から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1 内の領域へ浮動小数点レジスタ 4 7 から読み出したデータを書き込む。また、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 4 9 へ通知し、該実効アドレスを E A R 9 5 へ、該ストア

データをEDR 9 7へ書き込む。そして、命令実行完了時には、その旨を命令発行確認部 1 7, 5 1へ通知する。

【0 1 0 6】

なお、他の点においては、本実施の形態 3に係る計算機は、上記実施の形態 1に係る計算機と同様、図 3に示されたフローチャートに従って動作する。

【0 1 0 7】

以上より、本発明の実施の形態 3に係る計算機によっても、上記実施の形態 1に係る計算機と同様に、簡易な構成によりハードウェアの有効稼働率を下げることなく割り込み処理を実行することができる。

〔実施の形態 4〕

図 1 0 は、本発明の実施の形態 4に係る計算機の構成を示す図である。図 1 0に示されるように、本実施の形態 4に係る計算機は、図 4に示された上記実施の形態 2に係る計算機と同様な構成を有するが、レジスタ制御部 1 0 3に含まれたEAR 1 0 5は命令実行部 1 0 1に含まれたロード命令実行部 8 6とストア命令実行部 8 8、浮動小数点ロード命令実行部 9 0及び浮動小数点ストア命令実行部 9 2に接続され、EDR 1 0 7はストア命令実行部 8 8及び浮動小数点ストア命令実行部 9 2に接続される点で相違する。

【0 1 0 8】

また、割り込み制御部 1 1 0に含まれた割り込み制御回路 1 0 9はESFR 7 1とEPCR 7 3及びESR 7 5にのみ接続され、EAR 1 0 5及びEDR 1 0 7に接続されない点で相違する。

【0 1 0 9】

上記のような構成を有する実施の形態 4に係る計算機においては、ロード命令実行部 8 6は、ロード命令が供給された場合、汎用レジスタ 4 5から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1内の領域からデータを読み出し、その結果を汎用レジスタ 4 5へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 1 0 9へ通知し、該実効アドレスをEAR 1 0 5へ書き込む。また、命令実行完了時には、その旨を命令発行確認部 6 5へ通知する。

【 0 1 1 0 】

また、ストア命令実行部 8 8 は、ストア命令が供給された場合、汎用レジスタ 4 5 から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1 内の領域へ汎用レジスタ 4 5 から読み出したデータを書き込む。また、命令を実行する際に割り込みを検出した場合には、その旨を割り込み制御回路 1 0 9 へ通知し、該実効アドレスを E A R 1 0 5 へ、該ストアデータを E D R 1 0 7 へ書き込む。そして、命令実行完了時には、その旨を命令発行確認部 6 5 へ通知する。

【 0 1 1 1 】

また、浮動小数点ロード命令実行部 9 0 は、浮動小数点ロード命令が供給された場合、汎用レジスタ 4 5 から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1 内の領域からデータを読み出し、その結果を浮動小数点レジスタ 4 7 へ書き込む。なお、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 1 0 9 へ通知し、該実効アドレスを E A R 1 0 5 へ書き込む。また、命令実行完了時には、その旨を命令発行確認部 6 5 へ通知する。

【 0 1 1 2 】

また、浮動小数点ストア命令実行部 9 2 は、浮動小数点ストア命令が供給された場合、汎用レジスタ 4 5 から読み出した値から実効アドレスを求め、実効アドレスに対応するメモリ 1 内の領域へ浮動小数点レジスタ 4 7 から読み出したデータを書き込む。また、命令を実行する際に、割り込みを検出した場合には、その旨を割り込み制御回路 1 0 9 へ通知し、該実効アドレスを E A R 1 0 5 へ、該ストアデータを E D R 1 0 7 へ書き込む。そして、命令実行完了時には、その旨を命令発行確認部 6 5 へ通知する。

【 0 1 1 3 】

なお、他の点においては、本実施の形態 4 に係る計算機は、上記実施の形態 2 に係る計算機と同様、図 5 から図 8 に示されたフローチャートに従って動作する。

【 0 1 1 4 】

以上より、本発明の実施の形態 4 に係る計算機によっても、上記実施の形態 2 に係る計算機と同様に、簡易な構成によりハードウェアの有効稼働率を下げることなく割り込み処理を実行することができる。

【発明の効果】

上述の如く、本発明に係る計算機とその制御方法によれば、割り込み処理を行う必要が生じた場合には、その時点のデータを保持することにより、割り込みが生じる前の命令を再実行する必要を回避して割り込み処理後の動作を効率的に継続するため、ハードウェアの稼働率を下げることなく割り込み処理を実行することができる。

【0 1 1 5】

ここで、データ保持手段を複数個並設すれば、割り込みが発生し得る複数の命令を並列的に実行することができるため、命令の実行をさらに効率化することができる。

【図面の簡単な説明】

【図 1】

従来の計算機の構成を示す図である。

【図 2】

本発明の実施の形態 1 に係る計算機の構成を示す図である。

【図 3】

図 2 に示された計算機による割り込み処理動作を示すフローチャートである。

【図 4】

本発明の実施の形態 2 に係る計算機の構成を示す図である。

【図 5】

図 4 に示された計算機による第一の割り込み処理動作を示す第一のフローチャートである。

【図 6】

図 4 に示された計算機による第一の割り込み処理動作を示す第二のフローチャートである。

【図 7】

図 4 に示された計算機による第二の割り込み処理動作を示す第一のフローチャートである。

【図 8】

図 4 に示された計算機による第二の割り込み処理動作を示す第二のフローチャートである。

【図 9】

本発明の実施の形態 3 に係る計算機の構成を示す図である。

【図 10】

本発明の実施の形態 4 に係る計算機の構成を示す図である。

【符号の説明】

- 1 メモリ
- 3 命令読み出し部
- 5, 50, 63, 83, 101 命令実行部
- 6, 60, 69, 93, 103 レジスタ制御部
- 7, 70, 80, 100, 110 割り込み制御部
- 9 命令読み出し制御部
- 11 命令語レジスタ (IR)
- 13 プログラムカウンタ (PC)
- 15, 16, 54 命令デコード部 (DEC)
- 17, 18, 51, 65 命令発行確認部
- 19, 21 OR回路
- 23 セレクタ (SEL)
- 25, 85, 86 ロード命令実行部
- 27, 87, 88 ストア命令実行部
- 29 演算命令実行部
- 31, 52, 67 他命令実行部
- 33, 89, 90 浮動小数点ロード命令実行部
- 35, 91, 92 浮動小数点ストア命令実行部
- 37 浮動小数点演算命令実行部

39 レジスタ (PCSR)

41 レジスタ (EPSR)

43 レジスタ (PSR)

45 汎用レジスタ

47 浮動小数点レジスタ

49, 61, 81, 99, 109 割り込み制御回路

53, 73 レジスタ (EPCR)

55, 75 レジスタ (ESR)

57, 77, 95, 105 レジスタ (EAR)

59, 79, 97, 107 レジスタ (EDR)

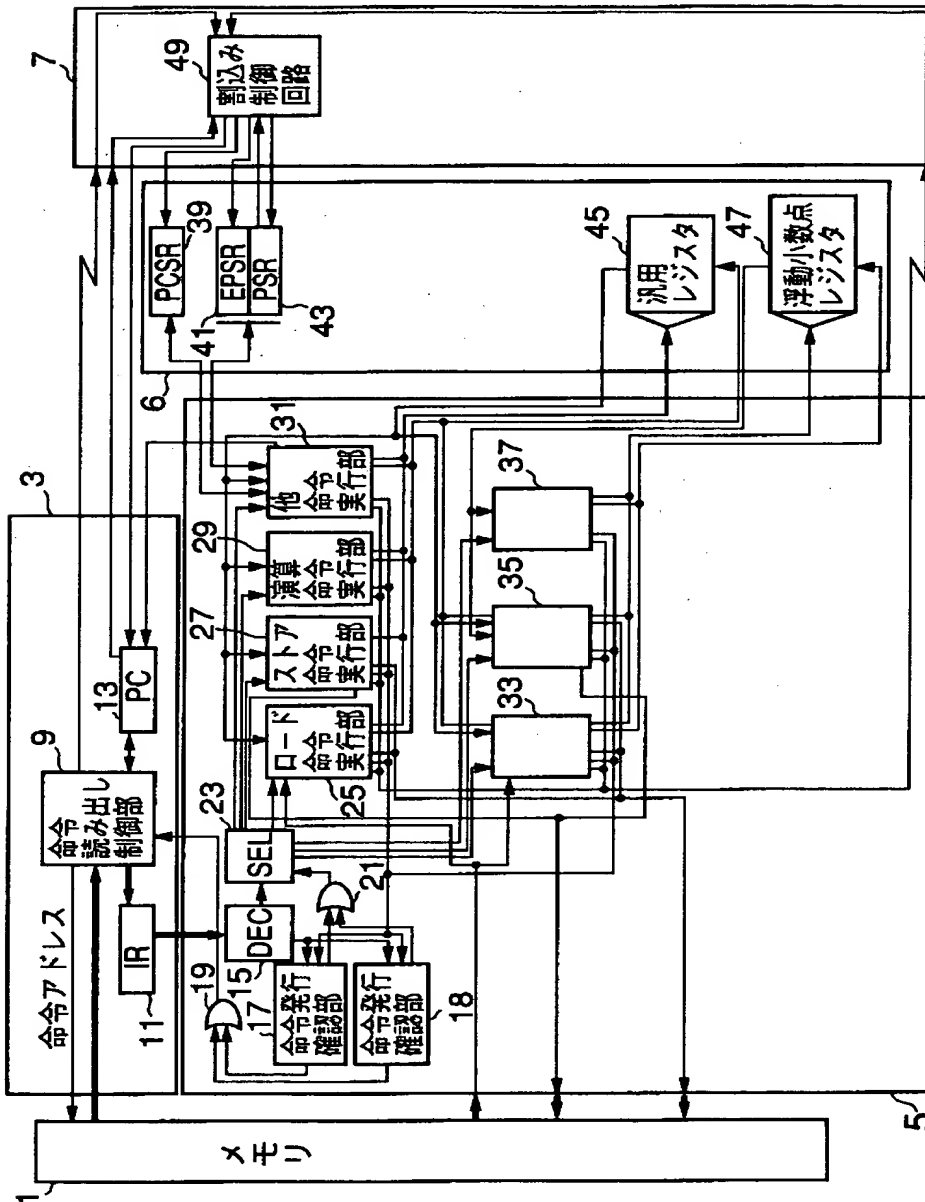
71 有効フラグ (ESFR)

【書類名】

図面

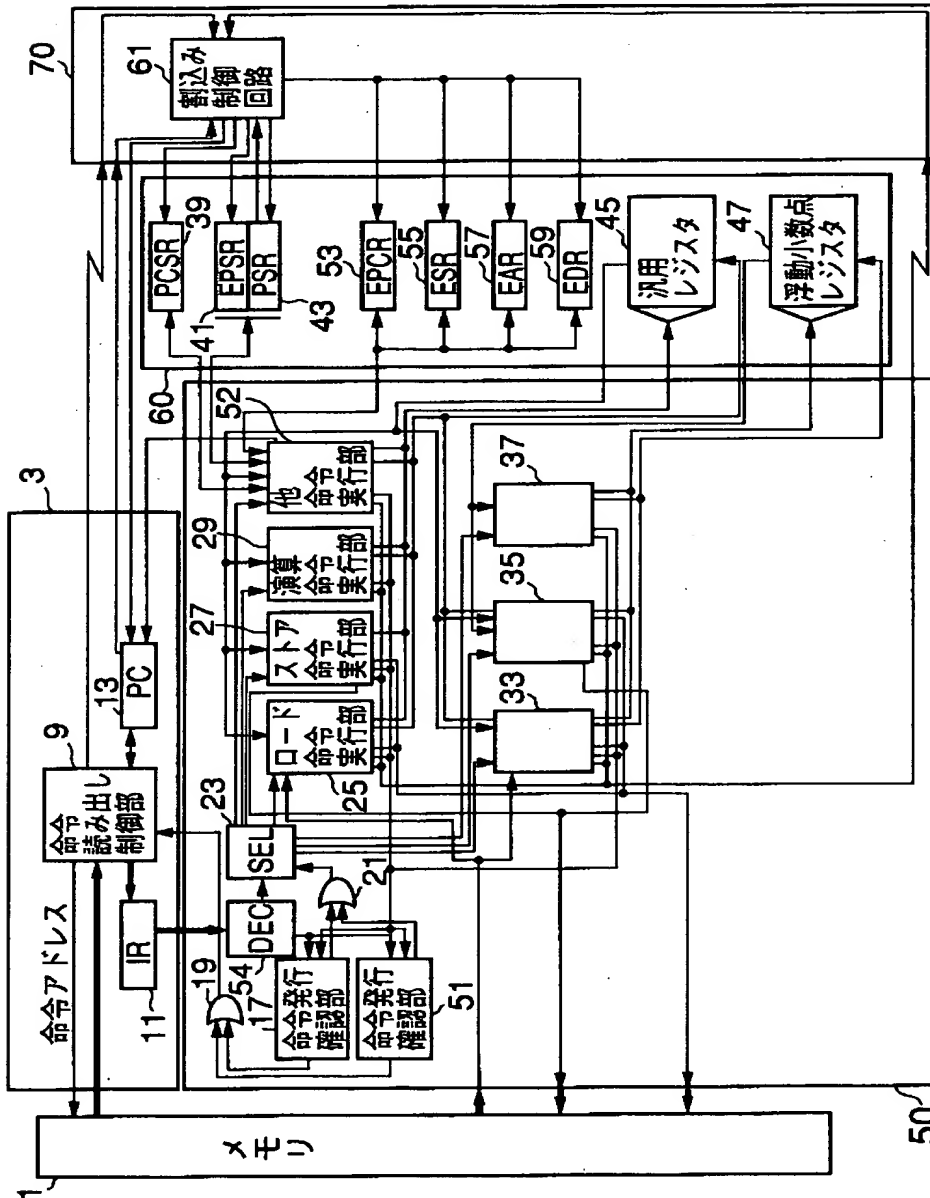
【図 1】

従来の計算機の構成を示す図



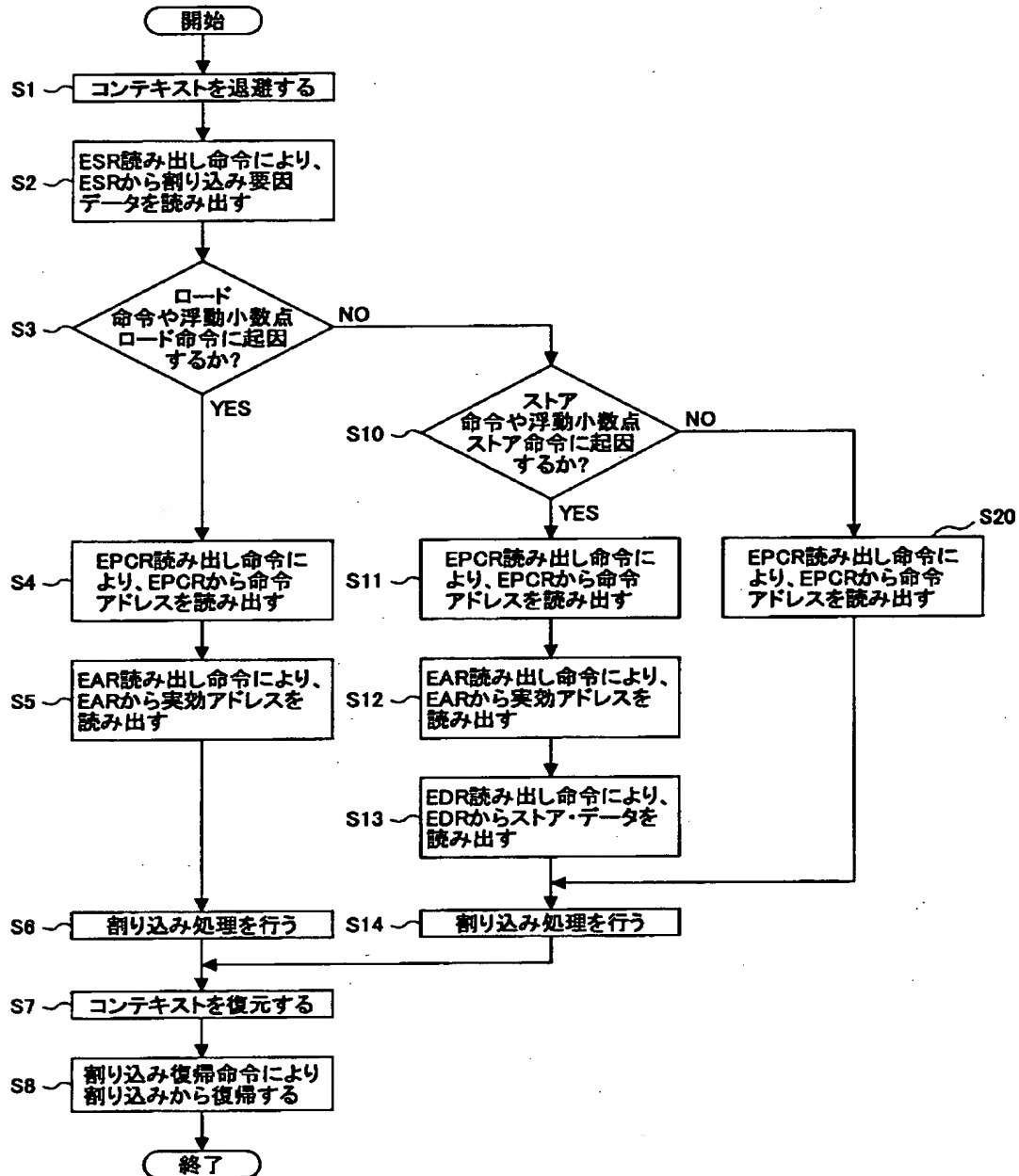
【図 2】

本発明の実施の形態1に係る計算機の構成を示す図



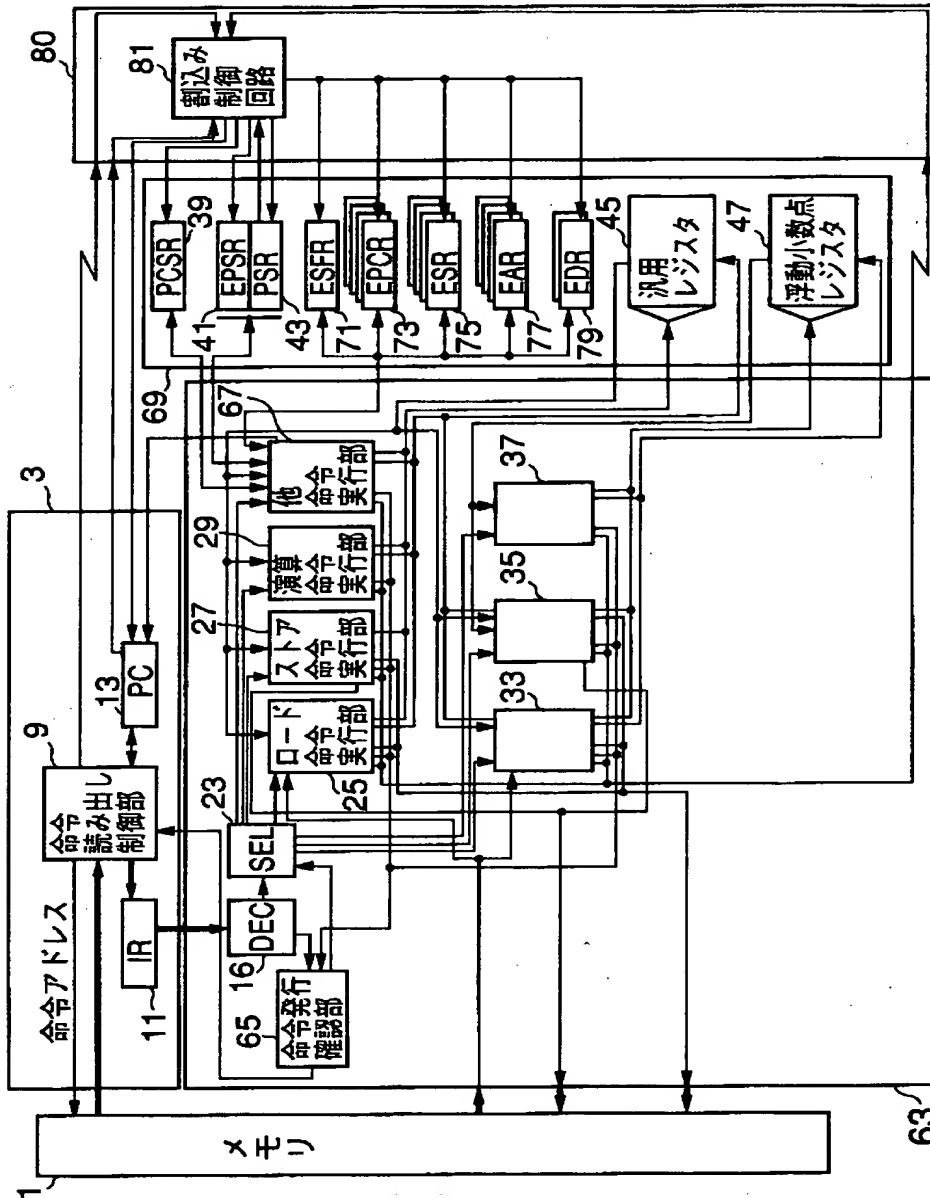
【図 3】

図 2 に示された計算機による割り込み処理動作を示すフローチャート



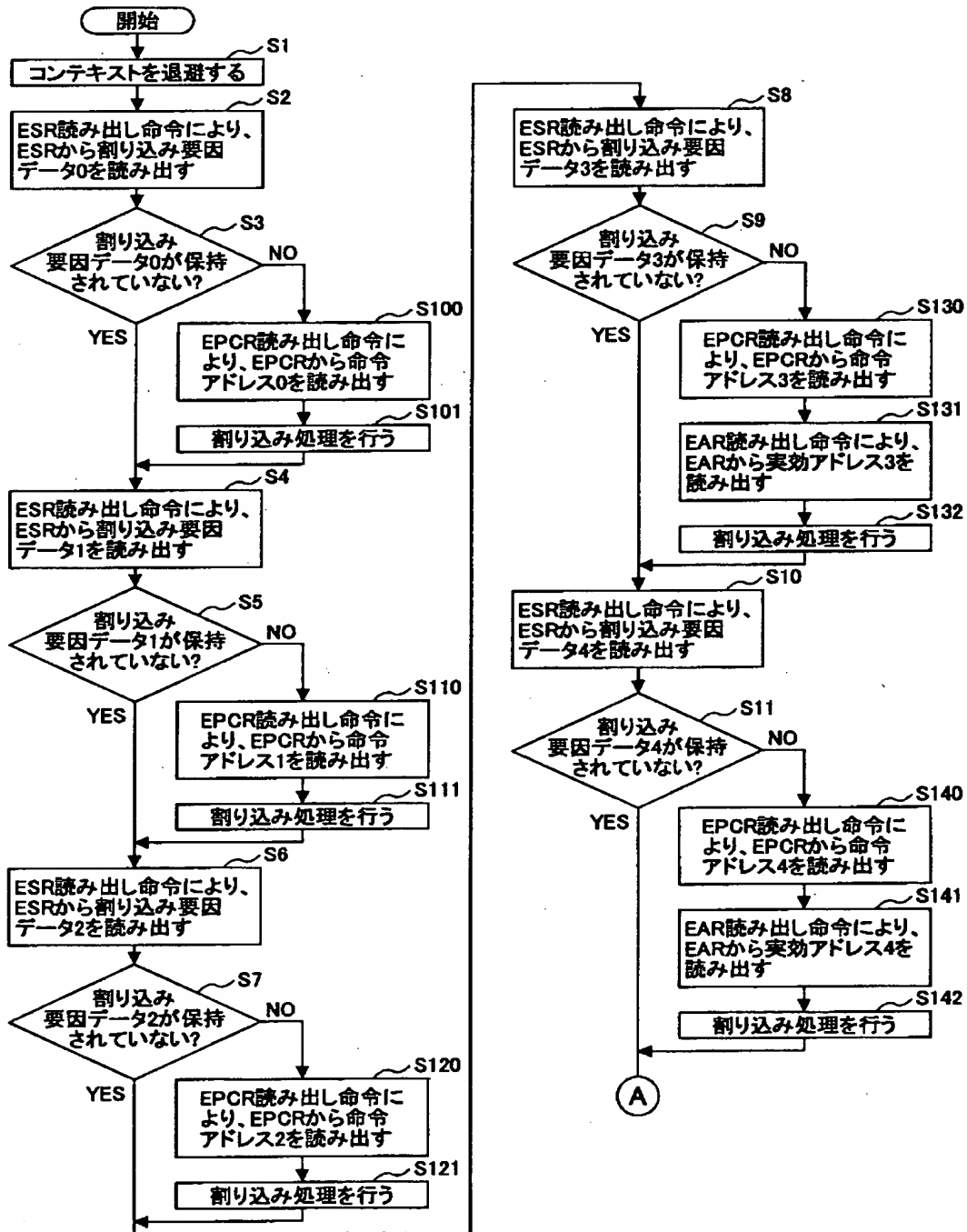
【図 4】

本発明の実施の形態2に係る計算機の構成を示す図



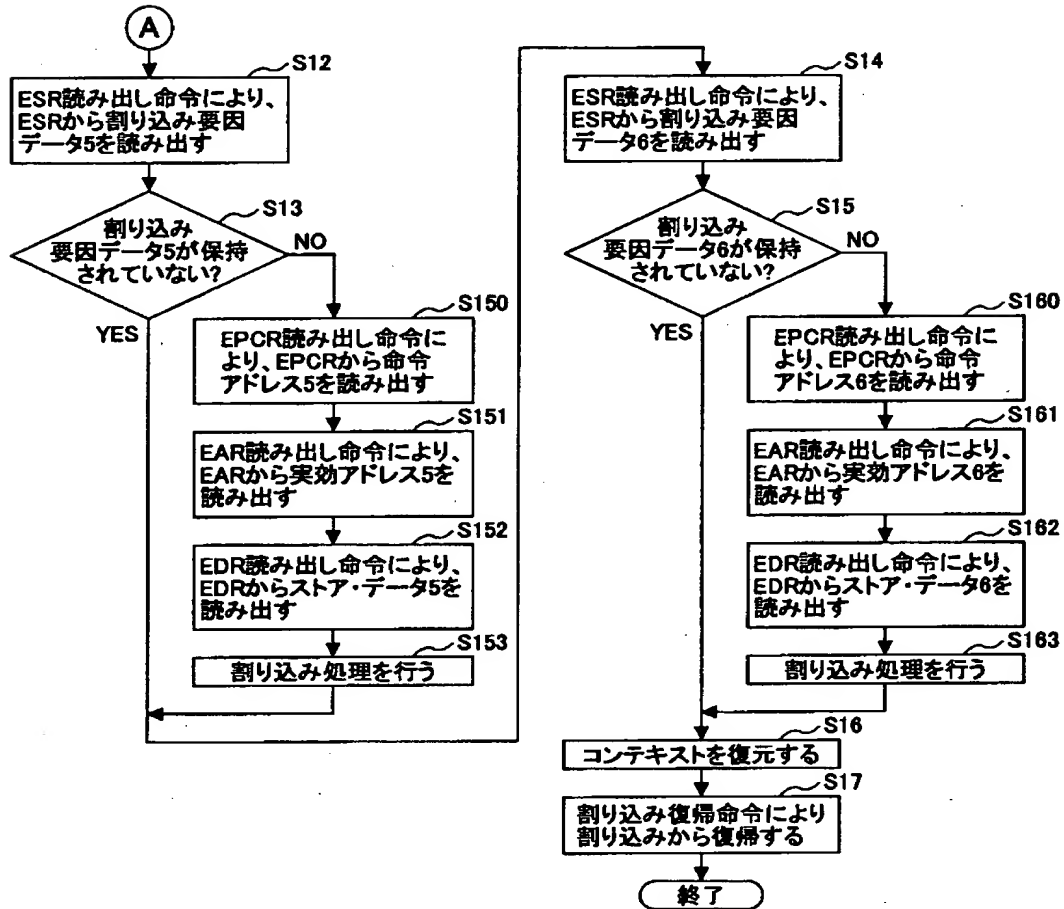
【図 5】

図 4 に示された計算機による第一の割り込み
処理動作を示す第一のフローチャート



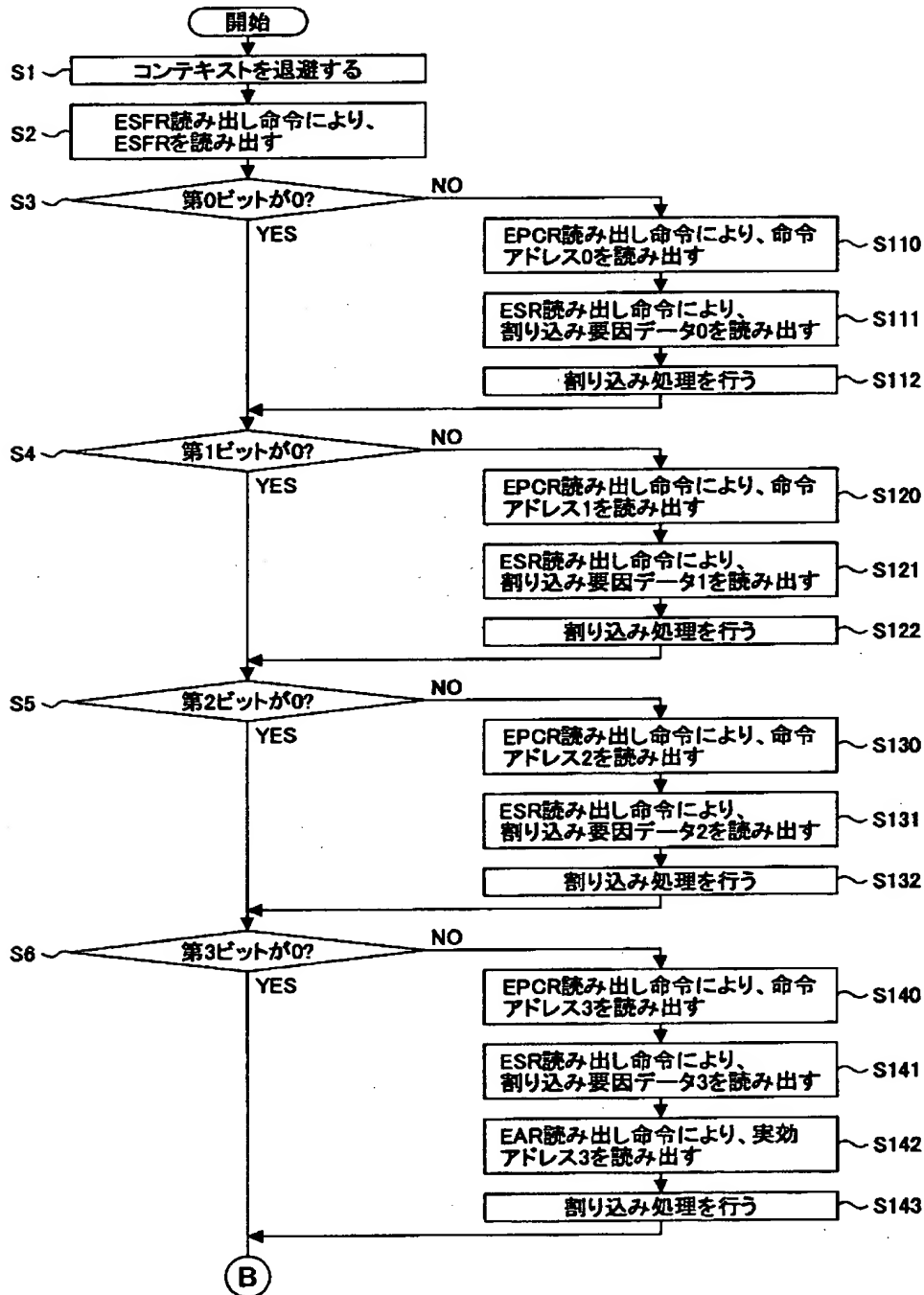
【図 6】

図 4 に示された計算機による第一の割り込み
処理動作を示す第二のフローチャート



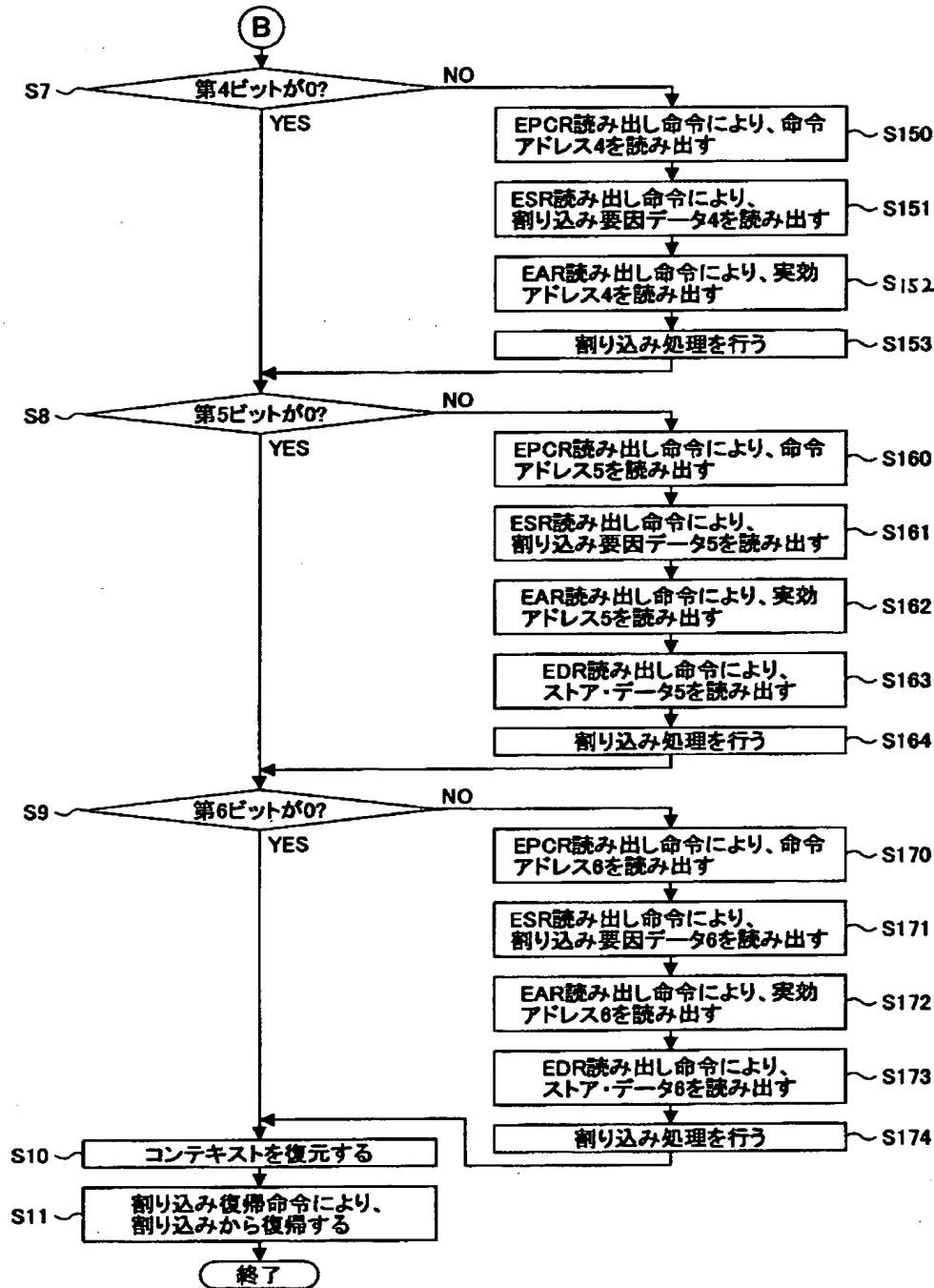
【図 7】

図 4 に示された計算機による第二の割り込み
処理動作を示す第一のフローチャート



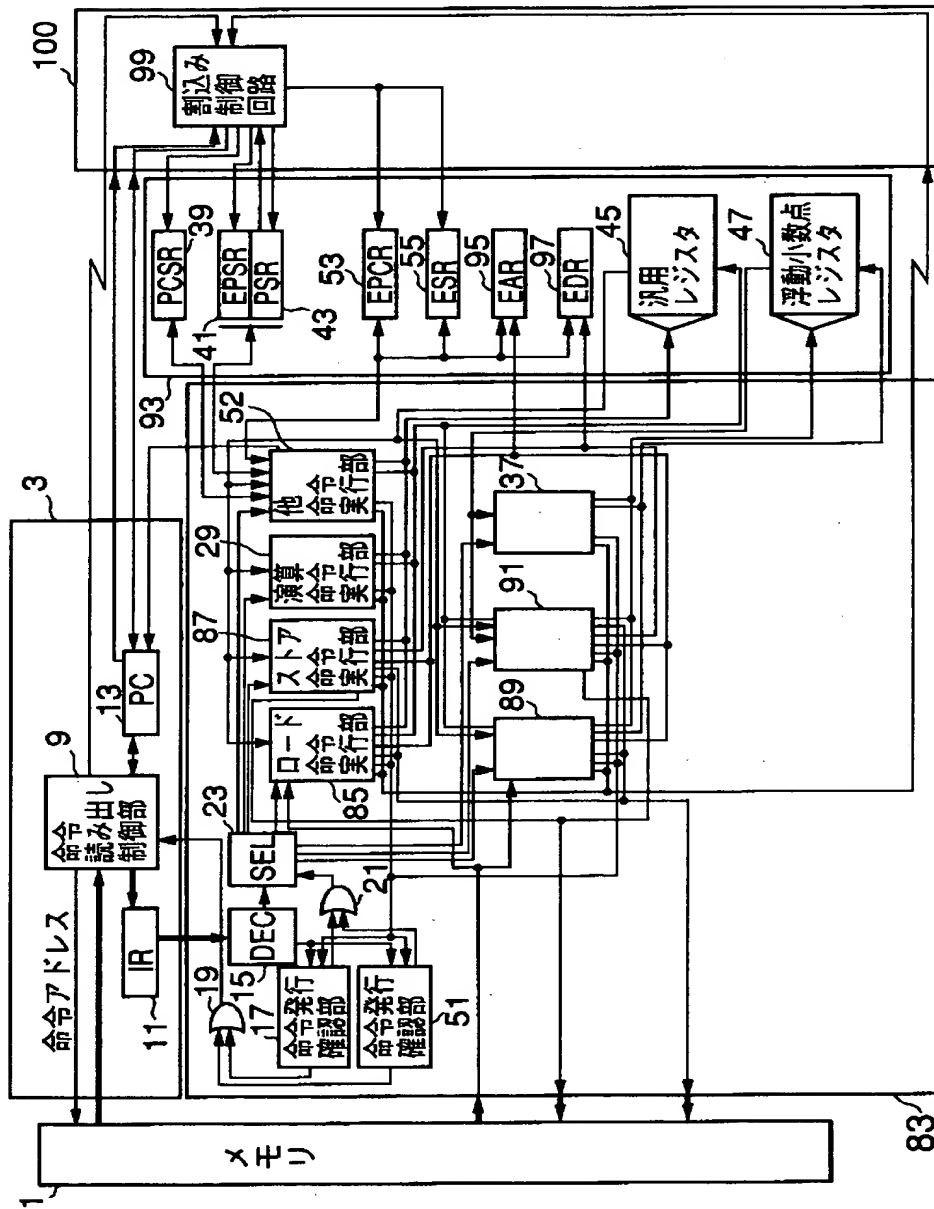
【図 8】

図 4 に示された計算機による第二の割り込み
処理動作を示す第二のフローチャート



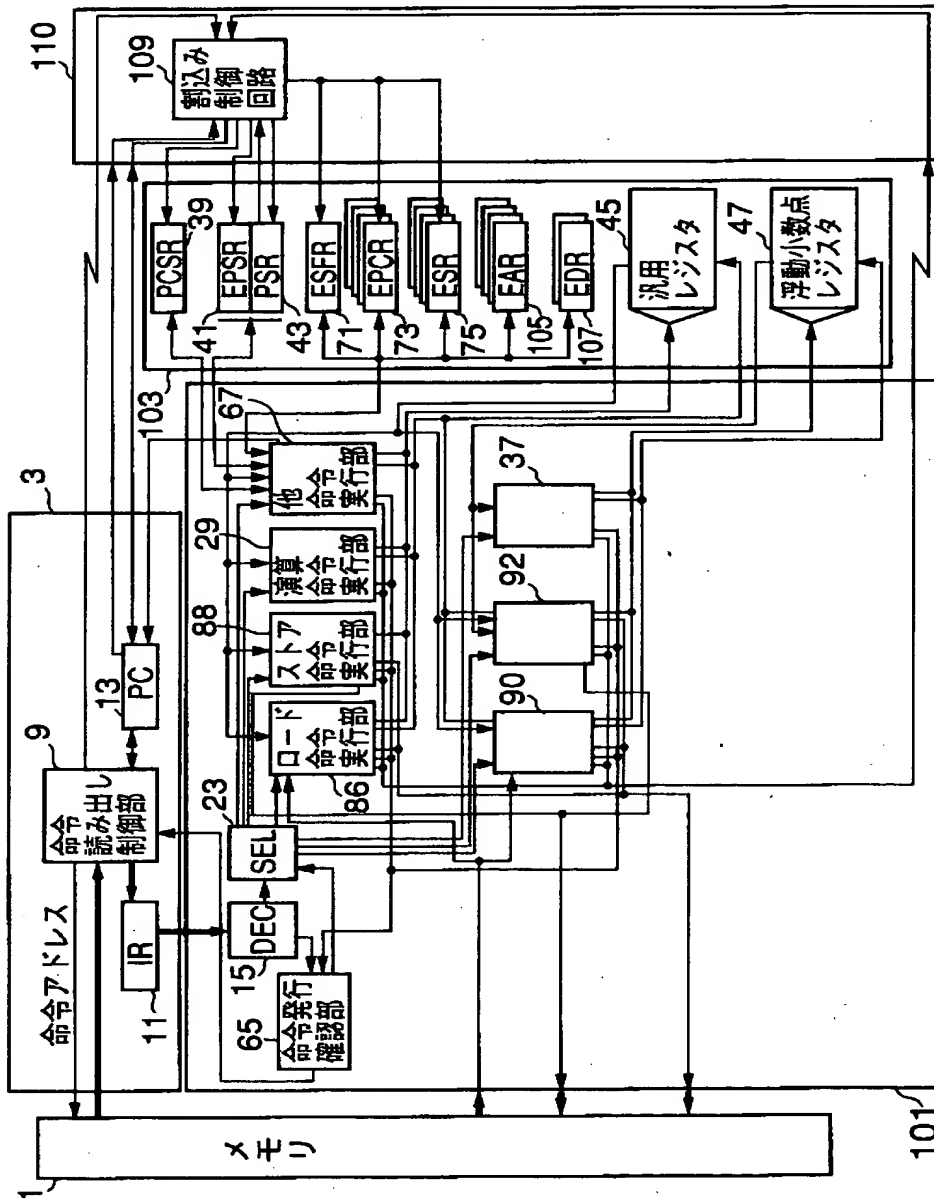
【図 9】

本発明の実施の形態3に係る計算機の構成を示す図



【図10】

本発明の実施の形態4に係る計算機の構成を示す図



【書類名】 要約書

【要約】

【課題】 簡易な構成によりハードウェアの有効稼働率を下げることなく割り込み処理を実行する計算機とその制御方法を提供する。

【解決手段】 割り込み処理を行う計算機であって、プログラムに記された命令の実行途中で割り込み処理を行う必要が生じた場合には、割り込み処理を開始する時点におけるデータを保持するレジスタ 5 3, 5 5, 5 7, 5 9 を備えたことを特徴とする計算機を提供する。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 2 3]

1. 変更年月日	1 9 9 6 年 3 月 2 6 日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社